**Disciplina**: Performance em Sistemas Ciberfisicos

**Professor:** Guilherme Schnirmann

**Nome Estudante: Ary Felipe Farah e Silva**

**Atividade Prática / Relatório 5**

**Memória cache – Exercícios**

1. Utilizando o mapeamento associativo (2 palavras por bloco) com a política de substituição LRU resolva o seguinte exemplo (utilize o material de apoio: Exercício\_cache\_3.docx). Anote a quantidade de hits/misses

PROCESSADOR

lw r0 1 - miss

lw r2 9 -

sw r2 1 -

sw r2 13 -

lw r0 12 -

lw r1 2 -

sw r0 3 -

lw r2 2 -

lw r3 10 -

1. Agora resolva o mesmo exemplo utilizando a técnica de write- back (Dirty bit)
2. Compare os resultados (número de acessos a memória principal).
3. Resolve o exemplo cache\_6 postado no ava utilizando o dirty bit.
4. Ao final envie todos os arquivos finais de cache.